

⑫ 公開特許公報(A) 平3-253062

⑤Int.Cl.⁵
H 01 L 23/06識別記号 庁内整理番号
C 7220-5F

⑬公開 平成3年(1991)11月12日

審査請求 未請求 請求項の数 1 (全4頁)

⑭発明の名称 集積回路装置

⑯特 願 平2-52086

⑰出 願 平2(1990)3月1日

⑱発 明 者 白 土 孝 彦 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹
製作所内

⑲出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑳代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

集積回路装置

2. 特許請求の範囲

底面板と蓋板との間に半導体チップまたは半導体チップと複数の回路素子を備え、さらに前記半導体チップとインナリードとがワイヤで接続された多数のリード端子を備えてパッケージされた集積回路装置において、前記底面板と蓋板の少なくとも一方をフェライトを含有した電気絶縁性材料で形成したことを特徴とする集積回路装置。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、集積回路(以下、ICと称す)自身から発生する不要な電磁波が集積回路外囲器(以下、パッケージと称す)を通り抜けて外部に放射されることを防止したり、あるいはパッケージの外部より不要な電磁波が飛び込み、ICの正常動作に影響を与える等の不都合を防止した集積回路装置に関するものである。

〔従来の技術〕

第1図、第2図はこの発明の一実施例を示す説明図であるが、これと構造的に同じで、かつ類似した形状寸法によるICパッケージが従来使用されているため、第1図、第2図を用いてまず従来例を説明する。

第1図はサーディップ(ceramic dual in-line package: CERDIP)タイプと呼ばれるICパッケージの一種を示す斜視図である。この図で、底面板1は通常厚さ1.5~2.0mm程度のセラミック製であり、その上に打ち抜きまたはエッチングにより加工された金属フレーム(以下、リードフレームと称す)のパッケージ外部端子(以下、リードと称す)2群が、充填、接着用の低融点ガラス3により固着される。

上記のようなパッケージ基板には半導体チップ4が固着され、半導体チップ4の電極群はそれぞれ対応するリード2のインナリードに金属細線5を介して電氣的に接続される。最後に、あらかじめ接着用の低融点ガラス3を底部に付着させた蓋

板6を上記パッケージ基板上に乗せ、高温炉にて低融点ガラス3の融点以上に熱し、上記パッケージ基板および蓋板6を接着して組立てが完了する。
〔発明が解決しようとする課題〕

このような形式のICパッケージは、半導体チップ4の位置する部分が不活性ガスを封入した中空状に構成でき、プラスチック樹脂モールドタイプのICパッケージのようなICチップへの応力の影響を考える必要がない。そのため、特に低応力の必要な集積回路に用いられる他、蓋板6の半導体チップ4の真上部分に透明ガラスをはめこみ、半導体チップ4への紫外線の照射を可能にしたEPROM(erasable and programmable read only memory: 電氣的書込可能読出し専用メモリIC)製品群へ、このようなICパッケージが利用されている。

さて、近年デジタル信号を取扱う電子機器からの不要電磁波の輻射(スプリアスと称す)が問題となってきており、また、前記電子機器自身も、他の機器からのスプリアスにより、その動作を妨

害されることも発生しており、その防止対策のために世界的に国家レベルあるいは民間企業レベルで抑制の基準や自主規制が検討、実施されていることは周知の通りである。

上記デジタル系電子機器のスプリアスの発生源には様々な部分があるが、大別すると、電気回路基板、および電気回路基板間の電気配線(ワイヤ・ハーネスと称す)に分けられる。

ワイヤ・ハーネス部からのスプリアスに対してはシールド線の使用や、配線を束ねて金属箔で覆う等の対策が考えられる。

電気回路基板の内部はプリント配線基板そのものと、取り付けられた部品群で構成される。プリント配線基板およびコイル、抵抗器、コンデンサ等の受動部品からのスプリアスについては各部品個々の遮蔽(シールドと称す)の対策が施しやすく、既に種々の方法が考えられている。

電気回路基板中の能動部品であるダイオード、トランジスタ、半導体集積回路等については個々にシールドを施す良い方法がなく、半導体のパッ

ッケージ全体を外側からすっぽり覆う箱状のシールド程度のものでしか実現できず、電気回路基板上のスペースを多く占有するとともに、部品コスト高となる等の問題点があった。

この発明は、上記のような従来の問題点を解消するためになされたもので、半導体集積回路および混成集積回路におけるスプリアスの発生あるいは妨害を防止することを目的とするものである。
〔課題を解決するための手段〕

この発明に係る集積回路装置は、パッケージを構成する底面板と蓋板の少なくとも一方をフェライトを含有した電気絶縁性材料で形成したものである。

〔作用〕

この発明においては、パッケージを構成する底面板と蓋板の少なくとも一方を、フェライトを含む電気絶縁性材料で形成したことから、容易に電磁波の遮蔽効果が得られ、スプリアスの放射および外部からの半導体チップへの妨害が防止される。

〔実施例〕

以下、この発明の一実施例を説明する。

なお、この実施例は、底面板と蓋板の材料が従来例と異なるのみで、他の構成は同様なので、再び第1図、第2図を用いて説明することにする。なお、第2図(a)、(b)、および(c)は集積回路装置の上面図、正面図、および側面図を示す。

第1図、第2図において、底面板1および蓋板6はフェライト焼結体またはフェライト粉体を適当量混入した電気絶縁性のプラスチック樹脂で構成されている。

この発明による集積回路装置の具体的なスプリアス防止効果を推定するために、本出願人が実施した実験では、白色雑音を発生する半導体チップをプリント基板に取付け、プリント基板の半導体チップと反対側に数mmの厚みにペースト状のフェライトを塗布した場合、プリント基板を通して裏側に出てくる放射雑音のレベルはフェライト・ペースト塗布のない時に比べ周波数10MHz~1GHzまでの範囲で、約-10dB(約

1/3)の雑音減衰効果が得られた。

ペースト状フェライトは、フェライト粉体密度が焼結体よりも高くなく、かつ塗布層の厚みも薄い、著しい効果を上げることが分かった。

この事実をもとにこの発明は、フェライト板にてICパッケージを構成したものであり、さらに著しいスプリアス防止効果が得られることは明白である。

なお、上記実施例においては、ICパッケージの底面板と蓋板の双方に同様のフェライト含有板を採用することを記述したが、プリント基板に取り付けられた場合にプリント基板にあらかじめ電磁遮蔽対策がとられている場合(例えばICパッケージ取付部分の面の銅箔が残されてシールド効果のある場合)はICパッケージの底面板はシールド効果がなくとも、すなわちフェライト含有板でなくとも全体としては効果に支障のないことは容易に分かる。

したがって、ICパッケージの底面板または蓋板のいずれかにフェライト含有板を用いる方法も

この発明の他の実施例として採用することができる。

また、上記実施例においては、半導体集積回路(モノリシックIC)を収納する場合を中心に言及したが、混成集積回路(ハイブリッドIC)であっても、また、特にICパッケージの底面板そのものの上に回路を構成するタイプのハイブリッドICについてもこの発明は十分適用できることは明らかである。

[発明の効果]

以上説明したように、この発明は、底面板と蓋板の少なくとも一方をフェライトを含有した電気絶縁性材料で形成したので、従来のサーディップ形のICパッケージと同一の形状・寸法で、かつ安価にできるとともに、簡単な製法で、従来極めて困難であったICチップからの不要電磁波の輻射あるいは外部からのICパッケージ内へ飛び込む妨害電磁波の遮蔽が実現でき、きわめて有用性の高い集積回路装置が提供できる効果が得られる。

4. 図面の簡単な説明

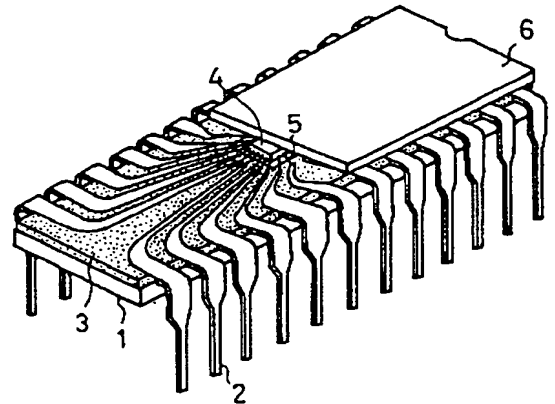
第1図、第2図はこの発明の集積回路装置の一実施例を説明するとともに、従来例の構成を説明するための図で、第1図は集積回路装置の斜視図、第2図(a)、(b)、および(c)は集積回路装置の上面図、正面図、および側面図である。

図において、1は底面板、2はリード、3は低融点ガラス、4は半導体チップ、5は金属細線、6は蓋板である。

なお、各図中の同一符号は同一または相当部分を示す。

代理人 大 岩 増 雄 (外2名)

第 1 図



- 1: 底面板
- 2: リード
- 3: 低融点ガラス
- 4: 半導体チップ
- 5: 金属細線
- 6: 蓋板

第 2 図

